

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-130919

(43)Date of publication of application : 18.05.1990

(51)Int.Cl. H01L 21/28  
C30B 29/06  
H01L 21/20

(21)Application number : 63-285418 (71)Applicant : NEC CORP

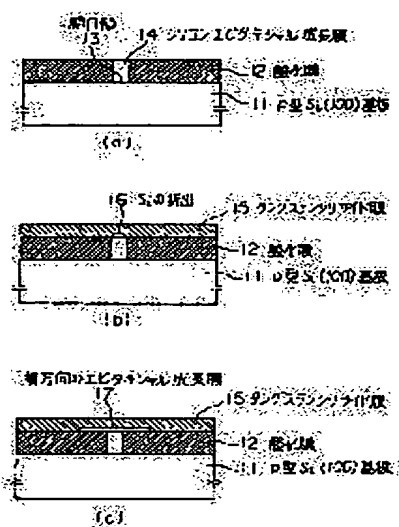
(22)Date of filing : 11.11.1988 (72)Inventor : FUJIMOTO HIROKI  
ISHITANI AKIHIKO

## (54) FORMING METHOD FOR SEMICONDUCTOR FILM

## (57)Abstract:

PURPOSE: To grow an epitaxial lateral over growth film in the lateral direction without interrupting its growth by a method wherein Si from a silicide layer by heat-treating a substrate is subjected to solid epitaxial growth from a part in contact with an Si epitaxial growth layer.

CONSTITUTION: A P-type Si substrate 11 is subjected to wet oxidation at a specified oxidation temperature, and an oxide film 12 having a specified thickness is deposited; by photolithography art, an opening part 13 exposing the substrate 11 is formed at a specified part of the film 12; Si selective epitaxial growth is performed at a specified temperature and under a specified pressure wherein H, SiH<sub>2</sub>Cl<sub>2</sub>, and HCl are used under a specified condition; thus an Si epitaxial film 14 is grown up to a nearly equal height to the film 12; a tungsten silicide film 15 is deposited in a specified thickness, and the composition ratio of W and Si is made, e.g., 2.2. Si ion is implanted into the above substrate with, e.g., 120KeV, 3×10<sup>15</sup>, and heat treatment in an N<sub>2</sub> atmosphere is performed, thereby forming Si deposition 16 between the film 14 and the film 15. Successively, by performing heat treatment at a specified temperature for a specified period, a solid epitaxial growth layer 17 of, e.g., 500Å in thickness is obtained in the lateral direction.



## LEGAL STATUS

## ⑫ 公開特許公報(A)

平2-130919

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)5月18日

H 01 L 21/28  
C 30 B 29/06  
H 01 L 21/20

3 0 1 D

7738-5F  
8518-4G  
7739-5F

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 半導体膜の形成方法

⑯ 特 願 昭63-285418

⑰ 出 願 昭63(1988)11月11日

⑱ 発 明 者 藤 本 裕 希 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑲ 発 明 者 石 谷 明 彦 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
㉑ 代 理 人 弁理士 岩佐 義幸

## 明 細 書

## 1. 発明の名称

半導体膜の形成方法

## 2. 特許請求の範囲

(1) 半導体基板上に絶縁層を形成し、この絶縁層に開口部を形成し、前記開口部に選択的にSi層をエピタキシャル成長し、前記絶縁層と前記Siエピタキシャル成長層上にシリサイド層を堆積した基板において、この基板にシリサイドの組成を制御するためにSiをイオン注入し、前記基板を熱処理によって前記シリサイド層からSiを、前記Siエピタキシャル成長層と接した部分から固相エピタキシャル成長させることを特徴とする半導体膜の形成方法。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は半導体膜の形成方法に関するものである。

(従来の技術)

従来、気相成長法を用いたシリサイド膜の形成

方法には、 $\text{SiH}_2\text{Cl}_2$ とWF<sub>6</sub>で堆積する方法(応用物理学関係連合講演会 予稿集、昭和63年 春季 第2分冊 p.665, 30a-V-1:  $\text{SiH}_2\text{Cl}_2$ -WF<sub>6</sub>の反応を用いたCVD WSi<sub>x</sub>の特性(I))、 $\text{SiH}_4$ とWF<sub>6</sub>を用いた方法(応用物理学関係連合講演会 予稿集 昭和63年 春季 第2分冊 p.665, 30a-V-3: SCVD-Si<sub>x</sub>の反応特性)などが知られている。

(発明が解決しようとする課題)

従来の技術では、シリサイド膜を形成する方法として気相成長技術を利用しているため化学量論的安定な組成比以外での堆積はできない。このため熱処理を行ってSiを析出させても、Siが少ないため固相成長をさせることはできない。

本発明の目的は、この問題を解決した半導体膜の形成方法を提供することにある。

(課題を解決するための手段)

本発明の半導体膜の形成方法は、半導体基板上に絶縁層を形成し、この絶縁層に

開口部を形成し、前記開口部に選択的にSi層をエピタキシャル成長し、前記絶縁層と前記Siエピタキシャル成長層上にシリサイド層を堆積した基板において、この基板にシリサイドの組成を制御するためにSiをイオン注入し、前記基板を熱処理によって前記シリサイド層からSiを、前記Siエピタキシャル成長層と接した部分から固相エピタキシャル成長させることを特徴とする。

#### (作用)

タングステンシリサイド膜を $\text{SiH}_2\text{Cl}_2$ とWF<sub>6</sub>を用いて気相成長法で堆積した場合に、安定な組成比の2から±20%程度の変化をさせることができない。この程度の組成のシリサイド膜を熱処理した場合では、Siの一部は析出するが、大きな固相成長を行うことはできない。本発明はこのようなシリサイド膜に対し、イオン注入技術を用いてシリコンを多量に注入することによって、化学量論的組成からずれた組成をもったシリサイド膜の成膜を行うものである。このようにして作成した膜は、その後の熱処理によって、熱力学的

安定に化学量論的組成を持つ平衡相と、残りの析出相とに相分離する。この時、化学量論的な組成からずれた組成を持った膜に含まれている析出物となるべき物質の量が、特定の熱処理温度において固相三次元核発生するよりは低いが、固相エピタキシャル成長するには十分な量であるとき、所定の部分にのみエピタキシャルラテラルオーバーグロースさせることができる。

#### (実施例)

以下、この発明の実施例を模式図を用いて説明する。第1図は実施例の工程段階を示す断面模式図である。

第1図(a)に示すように、p型Si(100)基板11を酸化温度950℃、ウェット酸化によって酸化膜12を5000Å堆積し、写真蝕刻技術によって酸化膜12の所定の部分にSi基板11が露出した開口部13を形成する。つぎにSi選択エピタキシャル成長を、850℃、圧力30 Torr、水素120ℓ/min、 $\text{SiH}_2\text{Cl}_2$ 300cc/min、 $\text{HCl}$ 300cc/minの条件で、酸化膜12とは

ば同じ高さまでSiエピタキシャル膜14をエピタキシャル成長させる。

つづいて第1図(b)に示すように、タングステンシリサイド膜15を、 $\text{SiH}_2\text{Cl}_2$ 200cc/min、WF<sub>6</sub>5cc/min、650℃で膜厚～1μm堆積する。このときのWとSiの組成は2.2であった。つぎにこの基板に対して120keV、 $3 \times 10^{13}$ のシリコンをイオン注入し、つぎにN<sub>2</sub>雰囲気、600℃、30分の条件で熱処理を行うことにより、Siエピタキシャル成長膜14とタングステンシリサイド膜15の界面にSiの析出16を形成させる。

つづいて第1図(c)に示すように、温度を800℃に上げ5時間熱処理を行うと、～5000Åの横方向に固相エピタキシャル成長膜17が得られる。

#### (発明の効果)

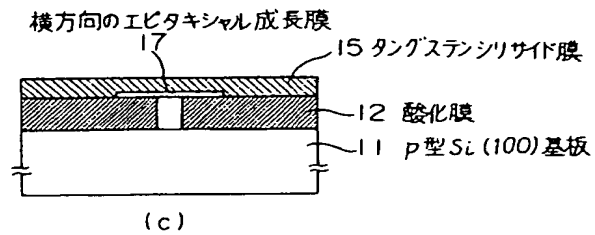
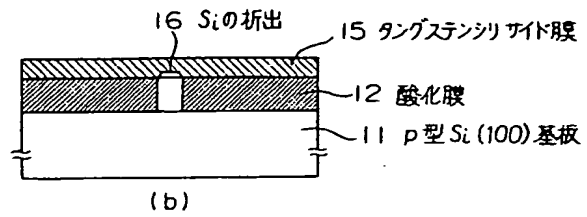
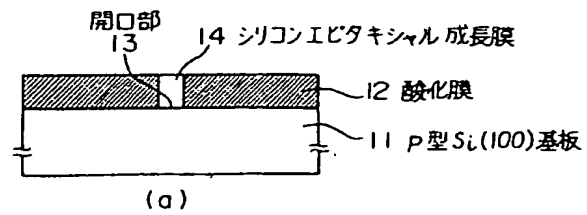
本発明を適用するならば、エピタキシャルラテラルオーバーグロース膜の成長を停止させることなく横方向へ成長させることができる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例の工程段階を示す模式断面図である。

- 11・・・p型Si(100)基板
- 12・・・酸化膜
- 13・・・開口部
- 14・・・Siエピタキシャル成長膜
- 15・・・タングステンシリサイド膜
- 16・・・Siの析出
- 17・・・横方向のエピタキシャル成長膜

代理人 弁理士 岩 佐 義 幸



第 1 図